

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-065573
 (43)Date of publication of application : 06.03.1998

(51)Int.CI. H04B 1/707
 H04L 7/00

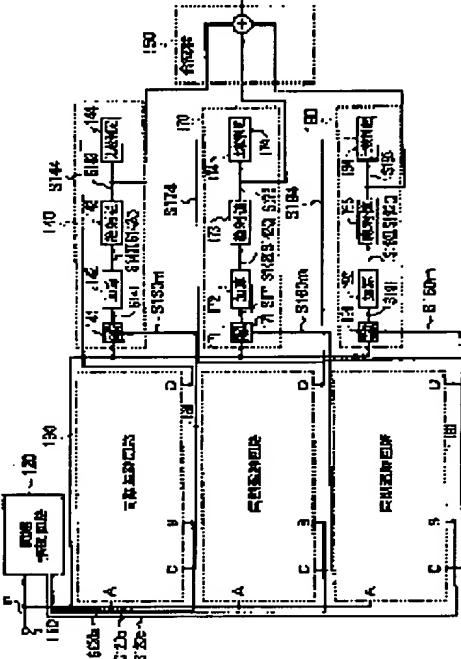
(21)Application number : 08-217423 (71)Applicant : OKI ELECTRIC IND CO LTD
 (22)Date of filing : 19.08.1996 (72)Inventor : NISHINO MASAHIRO

(54) RAKE RECEPTION CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent deterioration in communication quality of a RAKE reception circuit provided to a reception station of a mobile communication system based on the spread spectrum system.

SOLUTION: A synchronization acquisition circuit 120 acquires three synchronization positions of a reception signal in and provides the output of phase information sets S120a, S120b, S120c corresponding to each synchronization position to synchronization tracing circuits 130, 160, 180. The synchronization tracing circuits 130, 160, 180 use the phase information sets S120a, S120b, S120c as initial phases to trace the synchronization of the reception signal in and to generate demodulation use pseudo random signals S130m, S160m, S180m. Symbol demodulation circuits 140, 170, 190 demodulate a symbol of the reception signal based on the demodulation use pseudo random signals S130m, S160m, S180m. The power of the demodulated symbol is compared with a threshold level at comparison discrimination circuits 144, 174, 194 and when the power is lower than the threshold level, the concerned comparison discrimination circuit sends a command to generate a demodulation pseudo random signal in a timing referenced to the synchronization trace circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

517733JP01
(T0916)
3/19/2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-65573

(43)公開日 平成10年(1998)3月6日

(51)Int.Cl.⁸
H 04 B 1/707
H 04 L 7/00

識別記号

府内整理番号

F I
H 04 J 13/00
H 04 L 7/00

技術表示箇所
D
C

審査請求 未請求 請求項の数2 O.L (全 10 頁)

(21)出願番号 特願平8-217423

(22)出願日 平成8年(1996)8月19日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 西野 雅弘

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

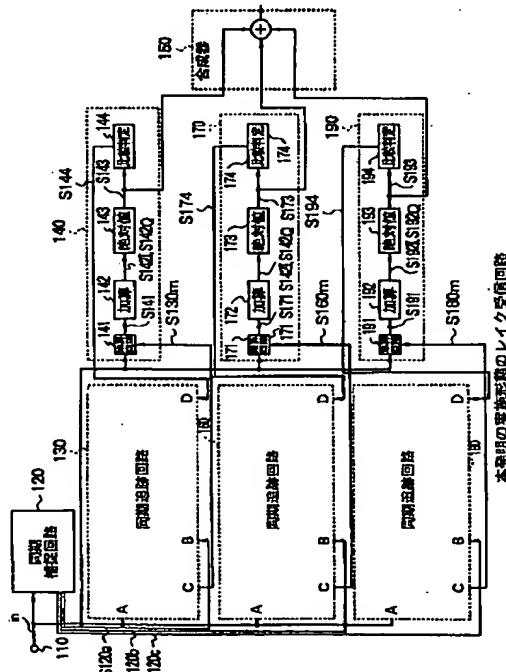
(74)代理人 弁理士 柿本 恒成

(54)【発明の名称】 レイク受信回路

(57)【要約】

【課題】 スペクトル拡散方式に基づく移動通信システムの受信局に設けられるレイク受信回路の通信品質の劣化を防止する。

【解決手段】 同期捕捉回路120 は受信信号inの3 個の同期位置を捕捉し、該各同期位置に対応した位相情報S120a,S120b,S120c を同期追跡回路130,160,180 へ出力する。同期追跡回路130,160,180 は、位相情報S120a,S120b,S120c を初期位相として受信信号inの同期を追跡して復調用疑似ランダム信号S130m,S160m,S180m を生成する。シンボル復調回路140,170,190 は、復調用疑似ランダム信号S130m,S160m,S180m に基づいて受信信号inのシンボルを復調する。復調されたシンボルのパワーは比較判定回路144,174,194 で閾値と比較され、閾値よりも低い場合、当該の比較判定回路から当該の同期追跡回路に対して基準となるタイミングで復調用疑似ランダム信号を発生する指令を送出する。



【特許請求の範囲】

【請求項1】 スペクトル拡散方式に基づく移動通信システムの受信局に設けられ、
空間伝搬路を伝わって来た受信信号に含まれる疑似ランダム信号と前記受信局の内部で生成した疑似ランダム信号との相関をとることによってN個（N；3以上の整数）の同期位置を捕捉し、該受信局の内部で生成した該各同期位置における疑似ランダム信号と該受信信号に含まれる疑似ランダム信号との位相差であるN個の位相情報を生成する同期捕捉回路と、
前記各位相情報を初期位相として同期追跡を行って復調用疑似ランダム信号をそれぞれ生成するN個の同期追跡回路と、
前記受信信号と前記各復調用疑似ランダム信号とに基づいて該受信信号のシンボルをそれぞれ復調するN個のシンボル復調回路と、
前記各シンボル復調回路から同一時刻に出力された各シンボルを合成する合成器とを、備えたレイク受信回路において、
前記各同期追跡回路は、
前記受信信号と、前記初期位相に対して位相の進んだアーリ疑似ランダム信号との相関値をシンボル毎にそれぞれ求める第1の相関回路と、
前記受信信号と、前記初期位相に対して位相の遅れたレイト疑似ランダム信号との相関値をシンボル毎にそれぞれ求める第2の相関回路と、
前記第1の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第1の平均値を求める第1の平均化回路と、
前記第2の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第2の平均値を求める第2の平均化回路と、
前記第1の平均値と前記第2の平均値との差分値を求める差分回路と、
前記差分値に基づいたタイミングで前記アーリ疑似ランダム信号、前記レイト疑似ランダム信号及び前記復調用疑似ランダム信号を発生する疑似ランダム信号発生器とをそれぞれ備え、
前記各シンボル復調回路は、
前記受信信号と前記復調用疑似ランダム信号との相関値である第3の相関値をシンボル毎にそれぞれ求め、該第3の相関値に基づく値を前記受信信号のシンボルとする第3の相関回路と、
前記第3の相関値に基づく値と予め設定された閾値とを比較して該第3の相関値に基づく値が該閾値よりも小さいとき、該当する同期追跡回路に対して前記疑似ランダム信号発生器が基準となるタイミングで前記アーリ疑似ランダム信号、前記レイト疑似ランダム信号及び前記復調用疑似ランダム信号を発生する指令を送出する比較判定回路とを、それぞれ備えたことを特徴とするレイク受

信回路。

【請求項2】 スペクトル拡散方式に基づく移動通信システムの受信局に設けられ、
空間伝搬路を伝わって来た受信信号に含まれる疑似ランダム信号と前記受信局の内部で生成した疑似ランダム信号との相関をとることによってN個（N；3以上の整数）の同期位置を捕捉し、該受信局の内部で生成した該各同期位置における疑似ランダム信号と該受信信号に含まれる疑似ランダム信号との位相差であるN個の位相情報を生成する同期捕捉回路と、
前記各位相情報を初期位相として同期追跡を行って復調用疑似ランダム信号をそれぞれ生成するN個の同期追跡回路と、
前記受信信号と前記各復調用疑似ランダム信号とに基づいて該受信信号のシンボルをそれぞれ復調するN個のシンボル復調回路と、
前記各シンボル復調回路から同一時刻に出力された各シンボルを合成する合成器とを、備えたレイク受信回路において、
前記各同期追跡回路は、
前記受信信号と、前記初期位相に対して1/2チップ位相の進んだアーリ疑似ランダム信号との相関値をシンボル毎にそれぞれ求める第1の相関回路と、
前記受信信号と、前記初期位相に対して1/2チップ位相の遅れたレイト疑似ランダム信号との相関値をシンボル毎にそれぞれ求める第2の相関回路と、
前記第1の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第1の平均値を求める第1の平均化回路と、
前記第2の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第2の平均値を求める第2の平均化回路と、
前記第1の平均値に基づく値と前記第2の平均値に基づく値との差分値を求める差分回路と、
前記差分値と、予め設定された第1の閾値及び該第1の閾値よりも小さい第2の閾値とを比較し、該差分値が該第1の閾値よりも大きい場合に第1の比較結果を出力し、該差分値が該第1の閾値と該第2の閾値との間にある場合に第2の比較結果を出力し、該差分値が該第2の閾値よりも小さい場合に第3の比較結果を出力する閾値回路と、
前記閾値回路から前記第2の比較結果が出力された場合、基準となるタイミングで前記アーリ疑似ランダム信号、前記レイト疑似ランダム信号及び前記復調用疑似ランダム信号を発生し、該閾値回路から前記第1の比較結果が出力された場合、前記第2の比較結果が出力された場合よりも遅いタイミングで前記アーリ疑似ランダム信号、前記レイト疑似ランダム信号及び前記復調用疑似ランダム信号を発生し、該閾値回路から前記第3の比較結果が出力された場合、前記第2の比較結果が出力された

場合よりも早いタイミングで前記アーリ疑似ランダム信号、前記レイト疑似ランダム信号及び前記復調用疑似ランダム信号を発生する疑似ランダム信号発生器とをそれぞれ備え、

前記各シンボル復調回路は、

前記受信信号と前記復調用疑似ランダム信号との相関値である第3の相関値をシンボル毎にそれぞれ求め、該第3の相関値に基づく値を前記受信信号のシンボルとする第3の相関回路と、

前記第3の相関値に基づく値と予め設定された閾値とを比較して該第3の相関値に基づく値が該閾値よりも小さいとき、該当する同期追跡回路中の前記閾値回路に対して前記第2の比較結果を出力する指令を送出する比較判定回路とを、それぞれ備えたことを特徴とするレイク受信回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スペクトル拡散方式に基づく移動通信システムの受信局に設けられるレイク受信回路（熊手型受信回路）に関するものである。

【0002】

【従来の技術】従来、このような分野の技術としては、例えば、次のような文献に記載されるものがあった。文献；信学技報SST92-70(1993-1)、浅原隆、小島年春、三宅真、藤野忠共著、「忘却係数による加重平均型RAKE方式とその簡略化」、P.19-24

符号分割多重接続（Code Division Multiple Access、以下CDMAという）通信方式では、スペクトル拡散技術を使って信号の周波数帯域幅を1.25MHzにまで拡散し、きめ細かな送信電力制御を行っている。即ち、送信側ではロング疑似ランダム信号と呼ばれる拡散符号で拡散した後、I（Inphase）相とQ（Quadrature）相の2つの経路に分岐し、ショート疑似ランダム信号と呼ばれるパイロット疑似ランダム信号と混合してデジタルフィルタにより1.25MHzに帯域制限し、デジタルからアナログへ変換した後、直交変調して送信する。受信側では、レイク受信回路に設けられた同期捕捉回路によって大まかな同期位置を捕捉し、同期追跡回路がこの同期位置から1チップ以内でパイロット信号の同期追跡を行う。

【0003】図2は、前記文献に記載された従来のレイク受信回路の一例を示す構成図である。このレイク受信回路は、受信信号inを入力する入力端子10を有している。入力端子10は、同期捕捉回路20の入力端子に接続されると共に、同期追跡回路30中の乗算器31a、31bの第1の入力端子に接続されている。乗算器31a、31bの出力端子は、低域通過フィルタ（Low Pass Filter、以下、LPFという）32a、32bの入力端子にそれぞれ接続されている。LPF32a、32bの出力端子は、絶対値回路33a、33bの入力端

子にそれぞれ接続されている。絶対値回路33aの出力端子は差分回路34の一側入力端子に接続され、絶対値回路33bの出力端子が差分回路34の十側入力端子に接続されている。差分回路34の出力端子は、ループフィルタ35の入力端子に接続されている。ループフィルタ35の出力端子は、電圧制御発振器（以下、VCOという）36の入力端子に接続されている。VCO36の出力端子は、疑似ランダム信号（以下、PN符号という）発生器37の第1の入力端子に接続されている。PN符号発生器37のアーリPN符号を出力する第1の出力端子は乗算器31aの第2の入力端子に接続され、該アーリPN符号よりも1チップ位相の遅れたレイトPN符号を出力する第2の出力端子が乗算器31bの第2の入力端子に接続されている。同期捕捉回路20の位相情報S20aを出力する第1の出力端子は、PN符号発生器37の第2の入力端子に接続されている。

【0004】更に、入力端子10は、シンボル復調回路40中の乗算器41の第1の入力端子に接続されている。又、PN符号発生器37の復調用疑似ランダム信号S30を出力する第3の出力端子は、乗算器41の第2の入力端子に接続されている。乗算器41の出力端子は、LPF42の入力端子に接続されている。LPF42の出力端子は、絶対値回路43の入力端子に接続されている。絶対値回路43の出力端子は、重み付け回路44の第1の入力端子に接続されている。又、入力端子10は、伝搬路推定回路45を介して重み付け回路44の第2の入力端子に接続されている。重み付け回路44の出力端子は、合成器50の第1の入力端子に接続されている。同様に、同期追跡回路60は、乗算器61a、61b、LPF62a、62b、絶対値回路63a、63b、差分回路64、ループフィルタ65、VCO66及びPN符号発生器67で構成され、同期追跡回路30と同様に接続されている。シンボル復調回路70は、乗算器71、LPF72、絶対値回路73、重み付け回路74及び伝搬路推定回路75で構成され、シンボル復調回路40と同様に接続されている。重み付け回路74の出力端子は、合成器50の第2の入力端子に接続されている。

【0005】同期追跡回路80は、乗算器81a、81b、LPF82a、82b、絶対値回路83a、83b、差分回路84、ループフィルタ85、VCO86及びPN符号発生器87で構成され、同期追跡回路30と同様に接続されている。シンボル復調回路90は、乗算器91、LPF92、絶対値回路93、重み付け回路94及び伝搬路推定回路95で構成され、シンボル復調回路40と同様に接続されている。重み付け回路94の出力端子は、合成器50の第3の入力端子に接続されている。図3は、図2中の信号のタイムチャートであり、縦軸に電圧及び横軸に時間がとられている。この図を参照しつつ、図2の動作を説明する。このレイク受信回路で

は、空間伝搬路を伝わってきた受信信号 i_n は、同期捕捉回路 20において、 $\pm 1/2$ チップの範囲内の同期位置が複数個（図2では、3個）捕捉される。そして、受信局の内部で生成したこれらの同期位置におけるPN符号と受信信号 i_n に含まれるPN符号との位相差である位相情報 $S_{20a}, S_{20b}, S_{20c}$ が同期追跡回路 30, 60, 80にそれぞれ入力される。同期追跡回路 30, 60, 80は位相情報 $S_{20a}, S_{20b}, S_{20c}$ をそれぞれ初期位相とし、これらの初期位相から $\pm 1/2$ チップだけ位相のずれた2つのPN符号（このうち、位相の進んでいる方はアーリPN符号、遅れている方がレイトPN符号である）との相関をそれぞれ計算する。

【0006】絶対値回路 33a, 33bにおいて、相関出力信号 S_{33a}, S_{33b} が生成される。これらの2つの相関出力信号 S_{33a}, S_{33b} が差分回路 34に入力されると、図3に示すような相関出力信号 S_{33a}, S_{33b} の差分である誤差電圧信号 S_{34} が出力される。誤差電圧信号 S_{34} はループフィルタ 35でフィルタリングされた後にVCO 36に入力され、このVCO 36によってPN符号発生器 37のクロック周波数を制御する。誤差電圧信号 S_{34} は、PN符号の位相が遅れているときは、この位相を進めるようにVCO 36を駆動し、位相が進んでいるときは、この位相を遅らせるようにVCO 36を駆動する。このような操作を続けることにより、誤差電圧 $e = 0$ の点にロックし、同期追跡が行われる。更に、同期追跡回路 30は、ちょうど同期が取れた位相の復調用PN符号 S_{30} をシンボル復調回路 40に入力する。シンボル復調回路 40では、受信信号 i_n に基づいて伝搬路推定を行い、かつ復調用PN符号 S_{30} をもとに相関演算を行う。この伝搬路推定の結果から相関結果の重み付けを行って合成器 50に入力する。又、同期追跡回路 60, 80においても同期追跡回路 30と同様の動作を行い、更にシンボル復調回路 70, 90においてもシンボル復調回路 40と同様の動作を行う。合成器 50では、同時刻のシンボル復調回路 40, 70, 90の出力信号 S_{40}, S_{70}, S_{90} を合成してデータ S_{50} として出力する。

【0007】

【発明が解決しようとする課題】しかしながら、従来の図2のレイク受信回路では、次のような課題があった。従来のレイク受信回路では、アーリPN符号及びレイトPN符号と受信信号 i_n との各相関値の差のみに着目し、該アーリPN符号とレイトPN符号とのちょうど中間の位相（即ち、データを復調するPN符号の位相）のPN符号との相関値は一番値が大きいものとして信号を復調し、合成器 50で合成している。ところが、劣悪な伝搬路環境においては、レイリーフェージングによる信号レベルの上下変動や干渉波等によるノイズの影響により、同期捕捉回路 20が割り当てた同期位置における復調パワーが低くなることがある。そのため、S/N 比が悪くなり、同期

追跡回路が誤動作するという問題があった。

【0008】

【課題を解決するための手段】本発明は、前記課題を解決するために、スペクトル拡散方式に基づく移動通信システムの受信局に設けられ、空間伝搬路を伝わって来た受信信号に含まれるPN符号と前記受信局の内部で生成したPN符号との相関をとることによってN個（N；3以上の整数）の同期位置を捕捉し、該受信局の内部で生成した該各同期位置におけるPN符号と該受信信号に含まれるPN符号との位相差であるN個の位相情報を生成する同期捕捉回路と、前記各位相情報を初期位相として同期追跡を行って復調用PN符号をそれぞれ生成するN個の同期追跡回路と、前記受信信号と前記各復調用PN符号とに基づいて該受信信号のシンボルをそれぞれ復調するN個のシンボル復調回路と、前記各シンボル復調回路から同一時刻に出力された各シンボルを合成する合成器とを、備えたレイク受信回路において、次のような手段を講じている。即ち、前記各同期追跡回路は、前記受信信号と、前記初期位相に対して位相の進んだアーリPN符号との相関値をシンボル毎にそれぞれ求める第1の相関回路と、前記受信信号と、前記初期位相に対して位相の遅れたレイトPN符号との相関値をシンボル毎にそれぞれ求める第2の相関回路と、前記第1の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第1の平均値を求める第1の平均化回路と、前記第2の相関回路から出力された相関値に対して数シンボル分の平均化を行い、第2の平均値を求める第2の平均化回路と、前記第1の平均値と前記第2の平均値との差分値を求める差分回路と、前記差分値に基づいたタイミングで前記アーリPN符号、前記レイトPN符号及び前記復調用PN符号を発生するPN符号発生器とをそれぞれ備えている。

【0009】又、前記各シンボル復調回路は、前記受信信号と前記復調用PN符号との相関値である第3の相関値をシンボル毎にそれぞれ求め、該第3の相関値に基づく値を前記受信信号のシンボルとする第3の相関回路と、前記第3の相関値に基づく値と予め設定された閾値とを比較して該第3の相関値に基づく値が該閾値よりも小さいとき、該当する同期追跡回路に対して前記PN符号発生器が基準となるタイミングで前記アーリPN符号、前記レイトPN符号及び前記復調用PN符号を発生する指令を送出する比較判定回路とを、それぞれ備えている。本発明によれば、以上のようにレイク受信回路を構成したので、まず、同期捕捉回路において、N個のおおまかな同期位置が捕捉され、これらが初期位相として各同期追跡回路にそれぞれ入力される。各同期追跡回路において、入力された初期位相をもとに、位相が例えは $\pm 1/2$ チップずれたアーリPN符号及びレイトPN符号と同期PN符号とが発生する。この同期PN符号は復調用PN符号としてシンボル復調回路に入力され、ここでデータの復調に使用される。復調されたデータのパワーは、比較判定回路で予め

設定された閾値と比較される。この時、復調されたデータのパワーが閾値よりも低い場合、例えばレイリーフェージング等の影響によって信号のパワーが低下し、ノイズのパワーが相対的に大きくなっていることが考えられる。このとき、従来のレイク受信回路では、同期位置の制御を行った場合、同期が外れる方向へ制御してしまい、正しい同期位置に引き戻すことができないことがある。このような場合、遅延波の位置変化のスピードよりもレイリーフェージングのスピードの方が十分速いので、信号レベルは遅延波の位置が変わる前に上がってくると考えられる。そのため、本発明のレイク受信回路では、比較判定回路から同期追跡回路に対し、同期追跡を行わずに基準となるタイミングで各疑似ランダム信号を発生する指令を送出することにより、同期追跡回路が誤動作しないようにする。そして、前記信号レベルが回復し、復調された信号のパワーが予め設定した閾値よりも大きくなった場合には、再び比較判定回路から同期追跡回路に対し、各疑似ランダム信号を発生するタイミングを制御するように指令を送出する。従って、前記課題を解決できるのである。

【0010】

【発明の実施の形態】図1は、本発明の実施形態を示すレイク受信回路の構成図である。このレイク受信回路は、受信信号 i_n の I 成分及び Q 成分を入力する入力端子 110 を有している。入力端子 110 は、同期捕捉回路 120 の入力端子に接続されると共に、同期追跡回路 130 の第1の入力端子 A に接続されている。同期捕捉回路 120 は、受信信号 i_n に含まれる PN 符号と内部で生成した PN 符号との相関をとることにより、例え3個の同期位置を捕捉し、内部で生成した該各同期位置における PN 符号と該受信信号 i_n に含まれる PN 符号との位相差である3個の位相情報 S120a, S120b, S120c を生成する機能を有している。位相情報 S120a は、同期追跡回路 130 の第2の入力端子 B に入力されるようになっている。一方、入力端子 110 は、シンボル復調回路 140 中の乗算回路 141 の第1の入力端子に接続されている。又、同期追跡回路 130 の出力端子 C から出力された PN 符号 S130m は、乗算器 141 の第2の入力端子に入力されるようになっている。乗算器 141 の出力端子は、加算回路 142 の入力端子に接続されている。加算回路 142 は、受信信号 i_n の I 成分及び Q 成分と PN 符号 S130m との相関値 S142I, S142Q をシンボル毎にそれぞれ求める回路である。加算回路 142 の出力端子は、絶対値回路 143 の入力端子に接続されている。絶対値回路 143 は、相関値 S142I, S142Q をそれぞれ実部及び虚部とする複素数の絶対値 S143 を算出する回路である。絶対値回路 143 の出力端子は、比較判定回路 144 の入力端子に接続されると共に、合成器 150 の第1の入力端子に接続されている。比較判定回路 144 は、絶対値 S

143 と予め設定された閾値とを比較し、該絶対値が該閾値以上のとき比較結果 S144 に活性を示す回路である。比較判定回路 144 の出力端子は、同期追跡回路 130 の第3の入力端子 D に接続されている。同期追跡回路 130 は、比較結果 S144 が活性を示している時、位相情報 S120a を初期位相として同期追跡を行って復調用疑似ランダム信号（即ち、PN 符号 S130m）を生成する回路である。

【0011】更に、入力端子 110 は、同期追跡回路 160 の第1の入力端子 A に接続されている。又、位相情報 S120b は、同期追跡回路 160 の第2の入力端子 B に入力されるようになっている。一方、入力端子 110 は、シンボル復調回路 170 中の乗算回路 171 の第1の入力端子に接続されている。又、同期追跡回路 160 の出力端子 C から出力された PN 符号 S160m は、乗算回路 171 の第2の入力端子に入力されるようになっている。このシンボル復調回路 170 は、加算回路 172、絶対値回路 173 及び比較判定回路 174 を備え、シンボル復調回路 140 と同様に接続されている。又、絶対値回路 173 の出力端子は、合成器 150 の第2の入力端子に接続されている。更に、比較判定回路 174 の出力端子は、同期追跡回路 160 の第3の入力端子 D に接続されている。同様に、入力端子 110 は、同期追跡回路 180 の第1の入力端子 A に接続されている。又、位相情報 S120c は、同期追跡回路 180 の第2の入力端子 B に入力されるようになっている。一方、入力端子 110 は、シンボル復調回路 190 中の乗算回路 191 の第1の入力端子に接続されている。又、同期追跡回路 180 の出力端子 C から出力された PN 符号 S180m は、乗算回路 191 の第2の入力端子に入力されるようになっている。このシンボル復調回路 190 は、加算回路 192、絶対値回路 193 及び比較判定回路 194 を備え、シンボル復調回路 140 と同様に接続されている。又、絶対値回路 193 の出力端子は、合成器 150 の第3の入力端子に接続されている。更に、比較判定回路 194 の出力端子は、同期追跡回路 180 の第3の入力端子 D に接続されている。

【0012】図4は、図1中の同期追跡回路 130 の一例を示す構成図である。この同期追跡回路 130 は、第1の入力端子 A を有している。入力端子 A は、乗算回路 131a, 131b の第1の入力端子に接続されている。乗算回路 131a, 131b の出力端子は、加算回路 132a, 132b の入力端子にそれぞれ接続されている。加算回路 132a は、受信信号 i_n の I 成分及び Q 成分とアーリ PN 符号 S137e との各相関値 S132aI, S132aQ をシンボル毎にそれぞれ求める機能を有している。加算回路 132b は、受信信号 i_n の I 成分及び Q 成分と前記アーリ PN 符号 S137e に対して 1 チップだけ位相が遅れたレイト PN 符号 S1371 との各相関値 S132bI, S132bQ をシンボル毎にそ

それぞれ求める機能を有している。乗算器131aと加算回路132aとで第1の相関回路が構成されている。乗算器131bと加算回路132bとで第2の相関回路が構成されている。加算回路132a, 132bの各出力端子は、第1及び第2の平均化回路133a, 133bの各入力端子にそれぞれ接続されている。

【0013】平均化回路133aは、加算回路132aから出力された各相関値S132aI, S132aQに対して数シンボル分の平均化をそれぞれ行い、第1のI成分平均値S133aI及び第1のQ成分平均値S133aQを求める機能を有している。平均化回路133bは、加算回路132bから出力された各相関値S132bI, S132bQに対して数シンボル分の平均化をそれぞれ行い、第2のI成分平均値S133bI及び第2のQ成分平均値S133bQを求める機能を有している。平均化回路133a, 133bの各出力端子は、絶対値回路134a, 134bの各入力端子にそれぞれ接続されている。絶対値回路134aは、I成分平均値S133aI及びQ成分平均値S133aQをそれぞれ実部及び虚部とする複素数の絶対値S134aを計算する機能を有している。絶対値回路134bは、I成分平均値S133bI及びQ成分平均値S133bQをそれぞれ実部及び虚部とする複素数の絶対値S134bを計算する機能を有している。絶対値回路134aの出力端子は差分回路135の一側入力端子に接続され、絶対値回路134bの出力端子が差分回路135の+側入力端子に接続されている。

【0014】差分回路135は、絶対値S134aと絶対値S134bとの差分値S135を求める機能を有している。差分回路135の出力端子は、閾値回路136の入力端子に接続されている。閾値回路136は例えばコンパレータ及び該コンパレータの出力信号をコード化するエンコーダ等で構成され、差分値S135と予め設定された第1の閾値m及び該第1の閾値mよりも小さい第2の閾値nとを比較し、該差分値S135が閾値mよりも大きい場合に第1の比較結果S136aを出力し、該差分値S135が閾値mと閾値nとの間にある場合又は入力端子Dから入力された比較判定回路144の比較結果S144が非活性を示した場合に第2の比較結果S136bを出力し、該差分値S135が閾値nよりも小さい場合に第3の比較結果S136cを出力する機能を有している。閾値回路136の出力端子は、PN符号発生器137の第1の入力端子に接続されている。

【0015】PN符号発生器137は、比較結果S136a, S136b, S136cをデコードするデコーダ、シフトレジスタ及びカウンタ等で構成され、閾値回路136から前記第2の比較結果S136bが出力された場合、入力端子Bから入力された位相情報S120aを初期位相として基準となるタイミングで前記アーリPN符号S137e、前記レイトPN符号S1371及び復調用PN

符号であるPN符号S130mを発生する回路である。又、このPN符号発生器137は、閾値回路136から前記第1の比較結果S136aが出力された場合、前記第2の比較結果S136bが出力された場合よりも遅いタイミングでアーリPN符号S137e、レイトPN符号S1371及びPN符号S130mを発生する回路である。更に、このPN符号発生器137は、閾値回路136から前記第3の比較結果S136cが出力された場合、前記第2の比較結果S136bが出力された場合よりも早いタイミングでアーリPN符号S137e、レイトPN符号S1371及びPN符号S130mを発生する機能を有している。アーリPN符号S137e及びレイトPN符号S1371は乗算器131a, 131bの各第2の入力端子にそれぞれ入力されるようになっている。又、アーリPN符号S137eに対して1/2チップだけ位相が遅れたPN符号S130mは、出力端子Cを経てシンボル復調回路140に出力されるようになっている。尚、同期追跡回路160, 190も、第1の入力端子160i, 190i、乗算回路161a, 161b, 191a, 191b、加算回路162a, 162b, 192a, 192b、第1及び第2の平均化回路163a, 163b, 193a, 193b、絶対値回路164a, 164b, 194a, 194b、差分回路165, 195、閾値回路166, 196及びPN符号発生器167, 197をそれぞれ備え、同期追跡回路130と同様に接続されている。次に、図1の動作を説明する。

【0016】入力端子110から受信信号in(=複素数)が入力される。同期捕捉回路120は、例えばスライディング相関等によって相関値の高い数点(本実施形態では3点)を同期位置として検出し、位相情報S120a, S120b, S120cを同期追跡回路130, 160, 180にそれぞれ入力する。同期追跡回路130, 160, 180において、乗算器131a, 131b, 161a, 161b, 181a, 181bは、位相情報S120a, S120b, S120cをそれぞれ初期位相とし、これらと±1/2チップ位相のずれたアーリPN符号、レイトPN符号と受信信号inとの乗算をそれぞれ行う。一方、シンボル復調回路140, 170, 190において、乗算回路141, 171, 191は、初期位相(即ち、位相情報S120a, S120b, S120c)と同じ位相のPN符号S130m, S160m, S180mと受信信号inとの乗算をそれぞれ行う。乗算回路131a, 131b, 161a, 161b, 181a, 181bの各出力信号は、加算回路132a, 132b, 162a, 162b, 182a, 182bにそれぞれ入力され、1シンボル区間の加算演算がなされる。又、シンボル復調回路140, 170, 190において、加算回路142, 172, 192は、乗算回路141, 171, 191の出力信号S141, S171, S191の1シンボル区間の加算演算を行い、相関値S1421, S1

42Q, S172I, S172Q, S192I, S192Qを生成する。

【0017】次に、加算回路132a, 132b, 162a, 162b, 182a, 182bから出力された各相関値S132aI, S132aQ, S132bI, S132bQ, S162aI, S162aQ, S162bI, S162bQ, S182aI, S182aQ, S182bI, S182bQは、平均化回路133a, 133b, 163a, 163b, 183a, 183bにおいてそれぞれ数シンボル分平均され、平均値S133aI, S133aQ, S133bI, S133bQ, S163aI, S163aQ, S163bI, S163bQ, S183aI, S183aQ, S183bI, S183bQが生成される。平均化回路133a, 133b, 163a, 163b, 183a, 183bの出力信号及び加算回路142, 172, 192の出力信号は複素数なので、絶対値回路134a, 134b, 164a, 164b, 184a, 184b及び絶対値回路143, 173, 193において各絶対値がそれぞれ演算される。絶対値回路134a, 134b, 164a, 164b, 184a, 184bの各出力信号は差分回路135, 165, 185にそれぞれ入力され、アーリ側の相関絶対値とレイト側の相関絶対値の差分値S135, S165, S185がそれぞれ演算される。絶対値回路143, 173, 193から出力された各絶対値S143, S173, S193は、比較判定回路144, 174, 194にそれぞれ出力され、予め設定された閾値Vthdと比較される。この時、絶対値S143, S173, S193が閾値Vthdよりも小さい場合は、復調したデータの位相位置におけるパワーが小さく、S/N比が悪いので、同期追跡回路が同期位置の制御を行った場合、正しい同期位置に引き戻そうとしているにもかかわらず逆に同期が外れる方向へ制御してしまうような誤動作を起こすことが考えられる。そのため、このような場合、比較判定回路144, 174, 194は、該当する同期追跡回路中の閾値回路に対してPN符号発生器の制御を停止するための信号S144, S174, S194を送り、信号レベルの回復を待つ。一方、信号レベルが回復し、絶対値S143, S173, S193が閾値Vthdよりも大きい場合は、S/N比は良いので、比較判定回路144, 174, 194は、該当する同期追跡回路中の閾値回路に対してPN符号発生器の制御するための出力信号S144, S174, S194を送出する。更に、差分値S135, S165, S185は、閾値回路136, 166, 186にそれぞれ入力される。又、閾値回路136, 166, 186には、比較判定回路144, 174, 194の出力信号S144, S174, S194も入力される。出力信号S144, S174, S194が制御作動の場合、閾値回路136, 166, 186では、予め設定された閾値[±Vthd]と差分値S135,

S165, S185とがそれぞれ比較される。そして、差分値S135, S165, S185が閾値[+Vthd]よりも大きい場合は位相が進んでいるので、その閾値[+Vthd]を越えている同期追跡回路の中のPN符号発生器に各PN符号を発生するタイミングを1シンボル分9/8チップにする（即ち、1/8チップ分遅くする）ように指示する。一方、差分値S135, S165, S185が閾値[-Vthd]よりも小さい場合は位相が遅れているので、その閾値[-Vthd]よりも小さくなっている同期追跡回路の中のPN符号発生器に各PN符号を発生するタイミングを1シンボル分7/8チップにする（即ち、1/8チップ分早くする）ように指示する。又、差分値S135, S165, S185が閾値[-Vthd]と閾値[+Vthd]の間にある場合は、位相のずれは許容範囲内にあるので、PN符号発生器137, 167, 187は通常のタイミング（即ち、8/8チップ）で各PN符号を発生する。

【0018】通常、同期追跡回路では、同期位置はアーリPN符号とレイトPN符号との間にあるものとして、アーリPN符号及びレイトPN符号と受信信号inとの相関絶対値の差を計算し、その差に基づいてPN符号発生器が生成するPN符号の位相を変化させているが、同期追跡回路に同期位置を割り当てた瞬間にレイリーフェージングによって急激に相関値のパワーが低下し、又、干渉波等の雑音の影響によりS/N比が悪くなることがある。このような場合、同期追跡回路がPN符号発生器の制御を行うと誤動作をする可能性がある。このような問題に対して本実施形態のレイク受信回路を用いることにより、同期追跡回路の誤動作が防止される。以上のように、本実施形態では、復調用PN符号と受信信号inとの相関値が小さく、レイリーフェージングや雑音等の影響によりS/N比が悪くなり、復調信号のパワーが予め設定した閾値よりも小さい場合、該当する同期追跡回路中のPN符号発生器の制御を止めて信号レベルの回復を待つことにより、同期追跡回路の誤動作を防ぐことができる。又、復調信号のパワーが大きくなればS/N比が改善され、予め設定した閾値よりも大きくなつた場合には、再び該当する同期追跡回路中のPN符号発生器を制御することができる。尚、本発明は上記実施形態に限定されず、種々の変形が可能である。その変形例としては、例えば次のようなものがある。

【0019】(a) 実施形態では、閾値回路136, 166, 186は、PN符号発生器137, 167, 187に各PN符号を出力するタイミングを1シンボル分1/8チップだけ遅らせるか又は進ませるように指示しているが、例えば、1/16チップだけ遅らせるか又は進ませるようにしてもよい。

(b) 実施形態では、受信信号inが直交変調されている場合を例にして説明したが、例えばFM変調等でもよい。この場合、同期追跡回路中の絶対値回路は不要に

なる。又、乗算回路、加算回路、及び第1及び第2の平均化回路は、1系統のみでよい。

【0020】

【発明の効果】以上詳細に説明したように、本発明によれば、受信信号と復調用PN符号との相関値である第3の相関値を求め、比較判定回路が該第3の相関値に基づく値と予め設定された閾値とを比較して該第3の相関値に基づく値が該閾値よりも小さいとき、当該の同期追跡回路に対してPN符号発生器が基準となるタイミングでアリPN符号、レイトPN符号及び復調用PN符号を発生する指令を送出し、該第3の相関値に基づく値の回復を待つようにしたので、レイリーフェージングや雑音等の影響によりS/N比が悪くなった場合でも同期追跡回路の誤動作を防止できる。

【図面の簡単な説明】

【図1】本発明の実施形態のレイク受信回路の構成図である。

【図2】従来のレイク受信回路の構成図である。

【図3】図2のタイムチャートである。

【図4】図1中の同期追跡回路130の構成図である。

【符号の説明】

20, 120 同

期捕捉回路

30, 60, 80, 130, 160, 180 同

期追跡回路

40, 70, 90, 140, 170, 190 シ

シンボル復調回路

50, 150 合

成器

131a, 131b, 161a, 161b, 181a, 181b, 141, 171, 191 乗算回路

132a, 132b, 162a, 162b, 182a, 182b, 142, 172, 192 加算回路

133a, 133b, 163a, 163b, 183a, 183b 平均化回路

134a, 134b, 164a, 164b, 184a, 184b, 143, 173, 193 絶対値回路

136, 166, 186 閏值回路

137, 167, 187 PN

符号発生器（疑似ランダム信号発生器）

144, 174, 194 比

較判定回路

【図3】

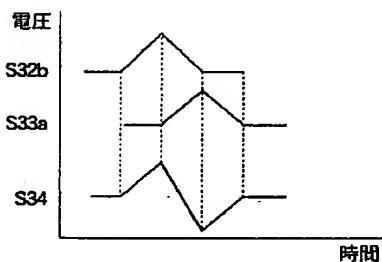


図2のタイムチャート

【図4】

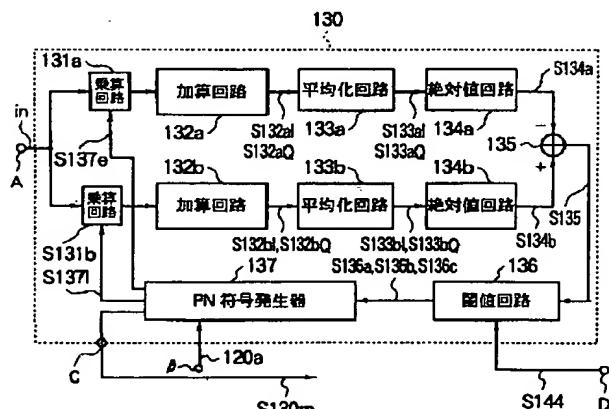
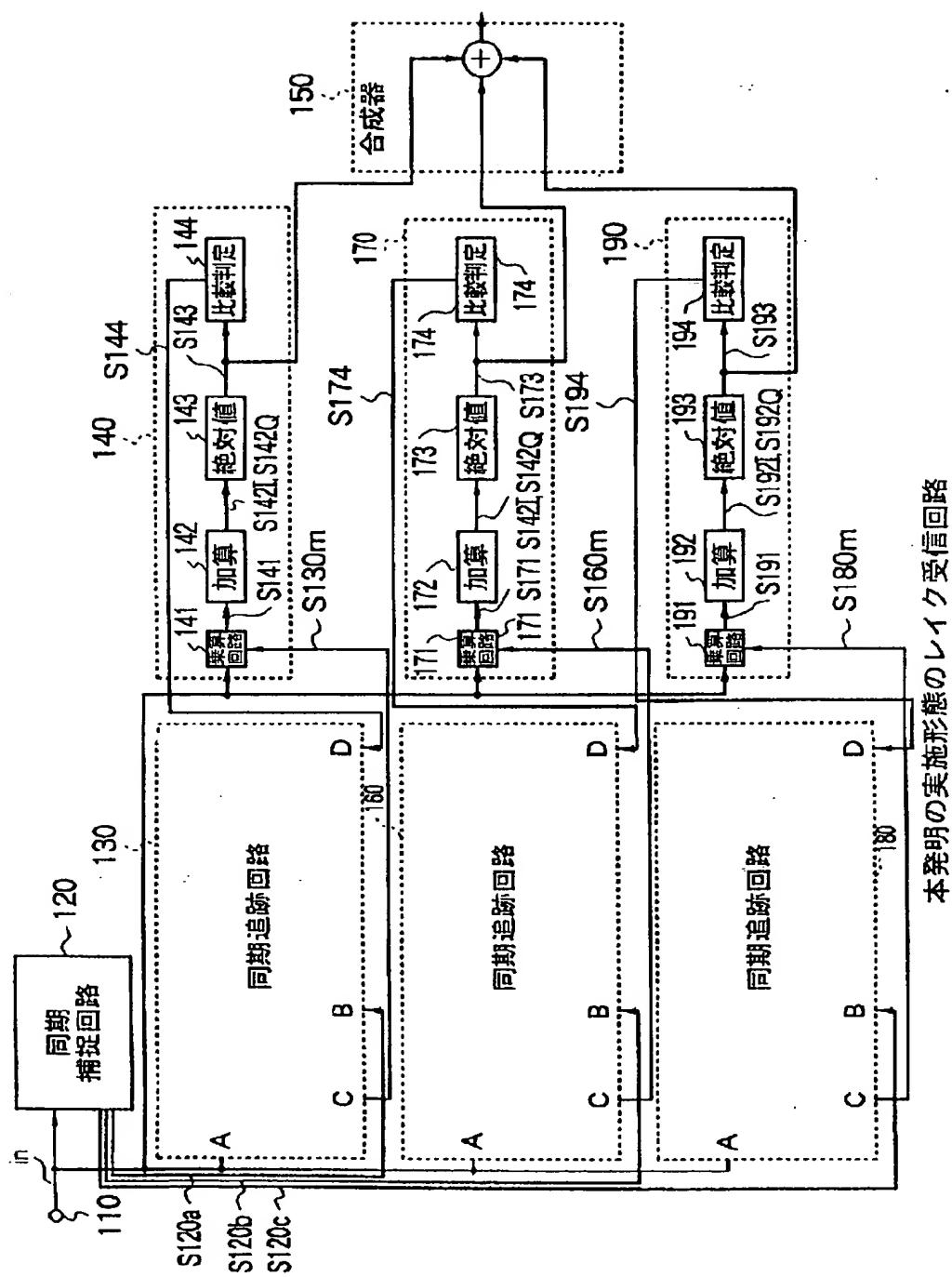
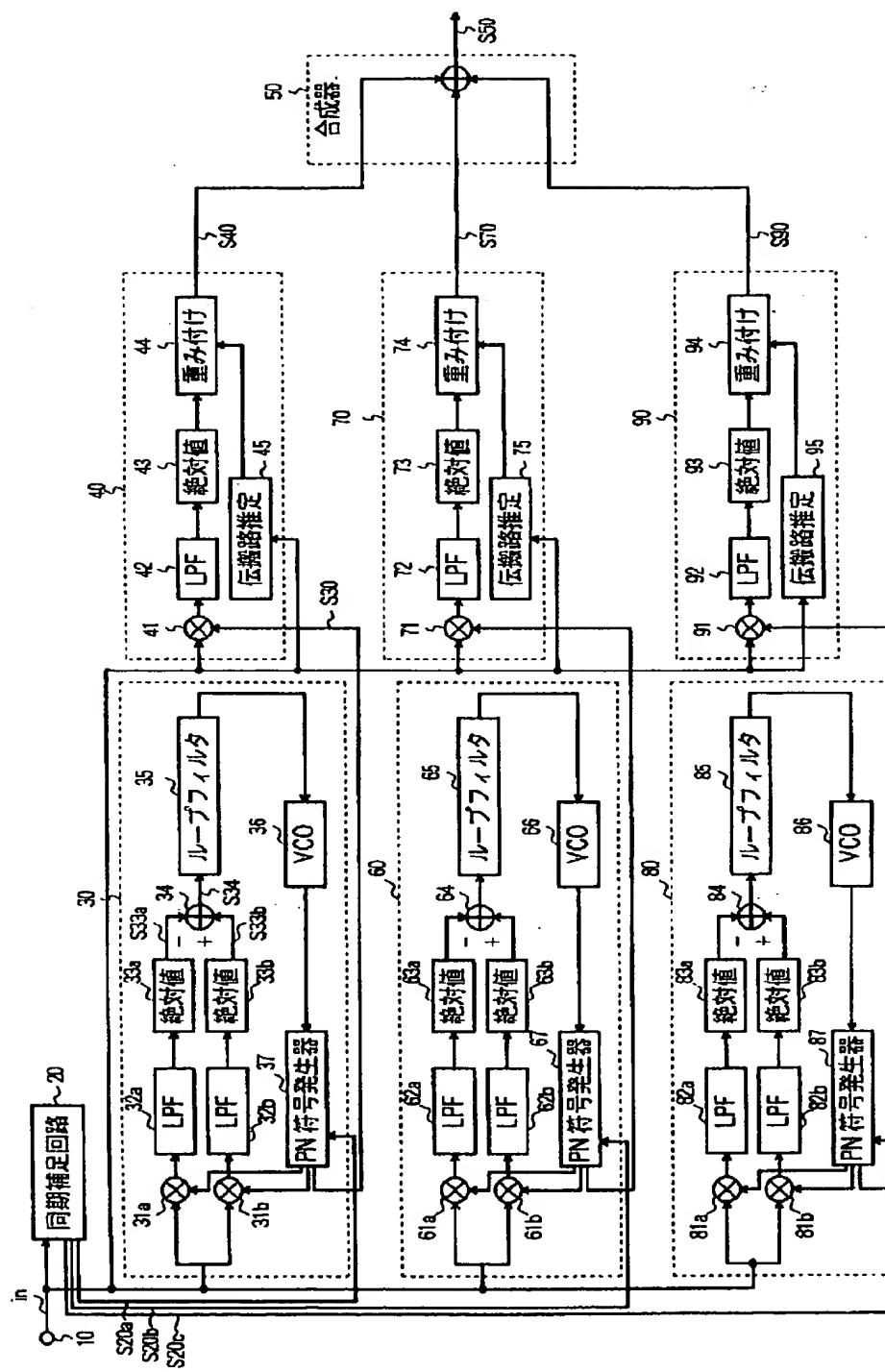


図1中の同期追跡回路130

[図 1]



【図2】



従来のレイク受信回路